



Константин Староверов

КАК ПРАВИЛЬНО ВЫБРАТЬ НАПРЯЖЕНИЕ УПРАВЛЕНИЯ ЗАТВОРОМ МОП-ТРАНЗИСТОРА

При проектировании импульсных источников питания остро стоит вопрос повышения КПД преобразования. Помимо тщательного подбора МОП-транзисторов, подбора оптимальной частоты преобразования и компонентов драйверного каскада, эффективность может быть улучшена выбором оптимального напряжения управления затвором. Схемотехнические аспекты осуществления такой идеи улучшения КПД изложены в данной статье.

В основе рассматриваемого способа улучшения КПД импульсного источника питания лежит зависимость основных характеристик МОП-транзистора от напряжения управления затвором. Повышение этого напряжения приводит к снижению сопротивления открытого канала ($R_{DS(on)}$), что очень важно для низковольтных, сильноточных стабилизаторов напряжения, а также для управления синхронными выпрямителями, которые используются во многих изолированных, сильноточных источниках питания. Применительно к понижающим преобразователям с синхронным выпрямлением снижение $R_{DS(on)}$ очень важно, т.к. весомую часть от общих потерь мощности составляют именно потери проводимости в канале МОП-транзистора. Однако повышение напряжения управления затвором приводит к переносу дополнительного заряда в переход затвор-исток МОП-транзистора, что отражается на увеличении потерь во время переключения транзистора, т.к. затягивается процесс открытия и закрытия канала. Этому негативному влиянию подвержен коммутатор преобразователя напряжения. Таким образом, для увеличения эффективности на затворы МОП-транзисторов нужно подавать такие напряжения, чтобы вызванные увеличением заряда затвора потери на коммута-

цию были меньше сэкономленных вследствие снижения $R_{DS(on)}$ потерь мощности. К примеру, экономия рассеиваемой мощности МОП-транзистора в 1 Вт будет ощутима, если прирост рассеиваемой мощности у коммутатора составит, например, 0,5 Вт.

На рисунке 1 представлена схема типичного импульсного понижающего преобразователя с синхронным выпрямлением. В ней для коммутации используется МОП-транзистор VT1, а для синхронного выпрямления — VT2. Поиск условий достижения максимального КПД преобразования может осуществляться по двум сценариям:

1) для управления затворами МОП-транзисторов используется одно напряжение;

2) для управления затворами МОП-транзисторов используются два разных напряжения.

Использовать второй сценарий рекомендуется только в случае, если расчеты показывают ощутимый прирост КПД преобразования относительно первого сценария, т.к. реализация раздельного питания требует дополнительных затрат времени на поиск компонентов для драйверного каскада, который допускал бы возможность раздельного питания драйверов верхнего и нижнего уровней, и разводку печатной платы.

Оценить эффект от изменения напряжения управления затвора-



Новый медиапроцессор DaVinci для транскодирования HD-видео

Компания Texas Instruments выпустила новый медиапроцессор на основе технологии DaVinci для транскодирования видео в медиашлюзах, устройствах для реализации многоточечной видеоконференции, цифровых медиаадаптерах, цифровых системах видеорегистрации и IP-ресиверах.

Новый процессор TMS320DM6467 представляет собой однокристальную систему на базе DSP, специально приспособленную для транскодирования мультимедийного видео высокой четкости (high-definition, HD) в режиме реального времени. Данное решение объединяет ядро ARM926EJ-S и 600 МГц ядро DSP C64x+ с сопроцессором обработки HD-видео, инструментом преобразования и конфигурируемыми интерфейсами видеопортов. Также оно обеспечивает десятикратное увеличение производительности по сравнению с процессорами предшествующего поколения при выполнении синхронного мультимедийного декодирования и транскодирования HD-видеосигнала, вплоть до типа кодирования H.264 HP@L4 (формат 1080p при 30 кадрах в секунду, 1080i при 60 кадрах в секунду, 720p при 60 кадрах в секунду).

В DM6467 ядра ARM и DSP интегрированы с сопроцессорами обработки видеоданных/статических HD-изображений, подсистемой преобразования видеоданных и конфигурируемыми интерфейсами видеопортов.

Сопроцессоры HD-VICP обеспечивают вычислительную мощность цифровой обработки сигналов более 3 ГГц для транскодирования HD-видео для формата 1080i H.264 High Profile. При этом инструмент преобразования видеоданных управляет задачами обработки видео, включая масштабирование, дискретизацию сигнала цветности и функции наложения меню.

Для нового процессора DM6467 доступны все преимущества встраиваемой среды разработки DaVinci компании TI, включая полный комплект аппаратного и программного обеспечения, а также инструментов разработки.

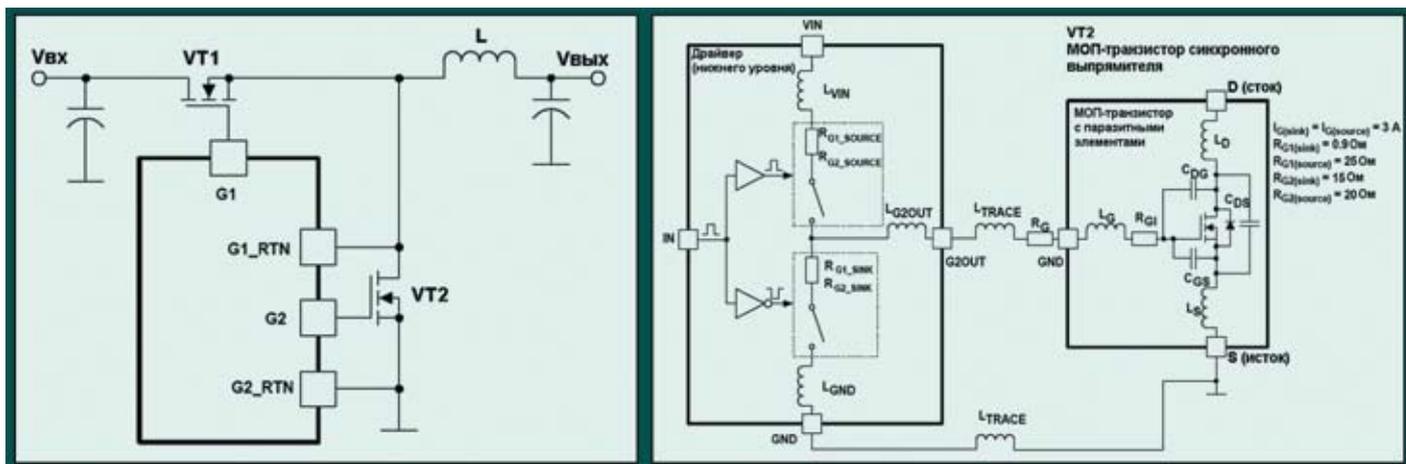


Рис. 1. Импульсный понижающий преобразователь с синхронным выпрямлением (слева) и схема замещения драйверного каскада и МОП-транзистора (справа)

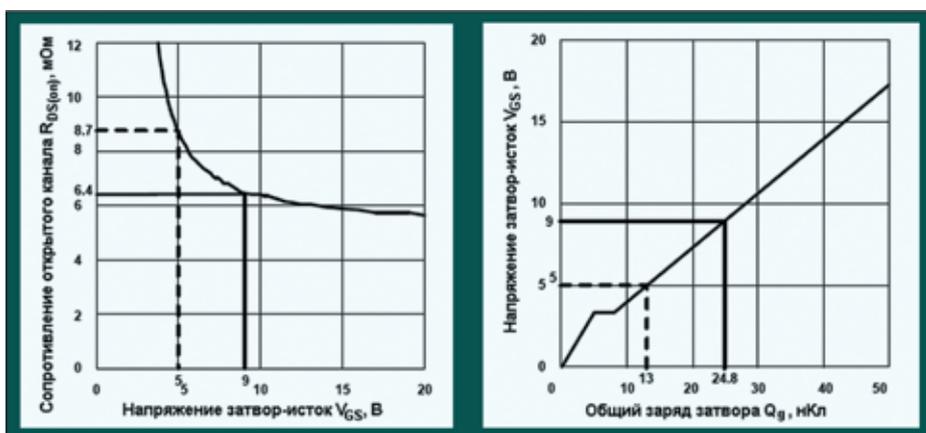


Рис. 2. Пример зависимостей $R_{DS(on)}$ и Q_G от V_{GS} МОП-транзистора

ми можно с помощью методики, представленной в таблице 1. Данная методика полагается на схему замещения драйверного каскада и МОП-транзистора, представленной на рисунке 1. Для простоты на схеме показаны только драйвер нижнего уровня и МОП-транзистор синхронного выпрямителя. Прежде чем вычислить изменение КПД преобразования по п.6 необходимо выполнить расчеты по пп.1-5 для разных напряжений управления затвором (V_{GS}). Кроме того, для каждого из значений V_{GS} с помощью графиков, которые приводятся в документации на МОП-транзистор, необходимо определить значения $R_{DS(on)}$ и Q_G . Пример таких графиков представлен на рисунке 2.

По данным [1] у преобразователя с входным напряжением 5 В, выходным напряжением 1,8 В, частотой преобразования 200 кГц

и выходным током 20 А изменение напряжения управления затвором с 5 до 9 В позволяет улучшить КПД на 1,65%.

Представленная методика также может использоваться для оценки влияния частоты преобразования, типа используемого МОП-транзистора и прочих параметров преобразователя на его КПД. Существенно упростить процедуру расчета можно за счет использования таких программ, как Excel или MathCAD.

В схемотехническом плане возможность реализации рассматриваемой идеи улучшения КПД преобразования зависит от доступности у ИС-драйвера МОП-транзисторов или ШИМ-контроллера отдельных выводов питания выходных каскадов драйверов верхнего и нижнего уровней. Из экономических соображений в верхнем уровне общепринято использовать

МОП-транзистор той же структуры, что и в нижнем уровне, т.е. p-канальный. Для управления p-канальным транзистором в верхнем уровне потенциал на затворе должен отличаться от потенциала истока на величину, равную требуемому напряжению управления затвором. Для этого драйвер дополняется внешним диодом и конденсатором, выполняющими преобразование исходного напряжения с фиксированным потенциалом в напряжение с плавающим потенциалом. Пример такой схемы показан на рисунке 3, а [2]. Таким образом, для задания напряжения управления затвором верхнего МОП-транзистора необходимо отключить анод диода от выхода встроенного в UCC27222 стабилизатора напряжения 6,5 В (вывод VLO) и подать на освобожденный вывод анода требуемое напряжение. Питание драйвера нижнего уровня поступает через отдельный вывод PVLO (в типовой схеме включения соединен с VLO), поэтому, подача на этот вывод требуемого напряжения управления позволяет достичь искомого цели. Необходимые схемные изменения для случаев питания затвором одним общим напряжением и двумя разными напряжениями отражены на рисунке 3, б и рисунке 3, в, соответственно.

Данные схемные изменения могут быть проделаны и в импульсных преобразователях, выполненных по другим топологиям. Например, у драйверов из нового

Таблица 1. Методика определения влияния напряжения управления затвором на КПД преобразования

Исходные данные к расчету	
<p>1. Параметры преобразователя V_{IN} – входное напряжение V_{OUT} – выходное напряжение I_{OUT} – выходной ток D – коэффициент заполнения импульсов ШИМ-сигнала F_{SW} – частота преобразования</p> <p>2. Параметры МОП-транзисторов V_{GS} – напряжение управления МОП-транзистором (напряжение затвор-исток) V_{TH} – пороговое напряжение МОП-транзистора R_G – сопротивление затвора R_{GI} – входное сопротивление МОП-транзистора $R_{DS(on)}$ – сопротивление открытого канала МОП-транзистора C_{OSS} – выходная емкость</p>	<p>Q_G – общий заряд затвора $t_{BDR} + t_{BDF}$ – общее время проводимости встроенного диода при переключении МОП-транзистора Q_{RR} – необходимый для обратного восстановления встроенного диода заряд V_F – прямое падение напряжения на встроенном диоде МОП-транзистора</p> <p>3. Параметры драйвера I_G – ток управления затвором $R_{G(SINK)}$ ($R_{G(SOURCE)}$) – эквивалентное сопротивление драйвера в цепи разряда (заряда) затвора</p> <p>4. Прочее L_{LUMP} – суммарная паразитная индуктивность между драйвером и затвором МОП-транзистора</p>
1. Расчет потерь в МОП-транзисторе коммутатора	
<p>1. Потери проводимости $P_C = I_{OUT}^2 \times R_{DS(on)} \times D$</p> <p>2. Потери коммутации $P_{SW} = \frac{1}{2} \times V_{IN} \times I_{OUT} \times (t_R + t_F) \times F_{SW}$, где $t_R = t_F = \frac{Q_G}{I_G} + \frac{L_{LUMP} \times I_G}{V_{GS} - V_{TH}}$</p>	<p>3. Потери на выходной емкости $P_{OUT} = \frac{1}{2} \times \frac{4}{3} \times C_{OSS} \times V_{IN}^2 \times F_{SW}$</p> <p>4. Общие потери $P_{DISS1} = P_C + P_{SW} + P_{OUT}$</p>
2. Расчет потерь в драйвере верхнего уровня	
$P_{G1} = Q_G \times V_{GS} \times F_{SW} \times \left(\frac{R_{G1(SINK)}}{R_{G1(SINK)} + R_G + R_{GI}} + \frac{R_{G1(SOURCE)}}{R_{G1(SOURCE)} + R_G + R_{GI}} \right)$	
3. Расчет потерь в МОП-транзисторе синхронного выпрямителя	
<p>1. Потери на встроенном диоде $P_{BD} = V_F \times I_{OUT} \times F_{SW} \times (t_{BDR} + t_{BDF})$</p> <p>2. Потери проводимости $P_C = I_{OUT}^2 \times R_{DS(on)} \times (1 - D)$</p> <p>3. Потери на обратное восстановление $P_{RR} = Q_{RR} \times V_{IN} \times F_{SW}$</p>	<p>4. Потери коммутации $P_{SW} = 0$</p> <p>5. Потери на выходной емкости $P_{OUT} = 0$</p> <p>6. Общие потери $P_{DISS2} = P_{BD} + P_C + P_{RR}$</p>
4. Расчет потерь в драйвере нижнего уровня	
$P_{G2} = Q_G \times V_{GS} \times F_{SW} \times \left(\frac{R_{G2(SINK)}}{R_{G2(SINK)} + R_G + R_{GI}} + \frac{R_{G2(SOURCE)}}{R_{G2(SOURCE)} + R_G + R_{GI}} \right)$	
5. Общая рассеиваемая мощность	
$P_{DISS} = P_{DISS1} + P_{DISS2} + P_{G1} + P_{G2}$	
6. Влияние изменения напряжения управления затвором на КПД преобразования	
$\Delta\eta = \left[\frac{\pm P_{OUT(max)} \times (P_{DISS(V1)} - P_{DISS(V2)})}{(P_{OUT(max)} + P_{DISS(V1)}) \times (P_{OUT(max)} + P_{DISS(V2)})} \right] \times 100\%$	

семейства UCD7K, ориентированных на применения с цифровым управлением преобразованием, питание драйверов нижнего уровня,

также как и в случае UCC27222, осуществляется через отдельный вывод. Например, драйвер UCD7201 [3], предназначен-

ный для построения двухтактных изолированных преобразователей, имеет отдельный вывод PVDD, который в типовом применении

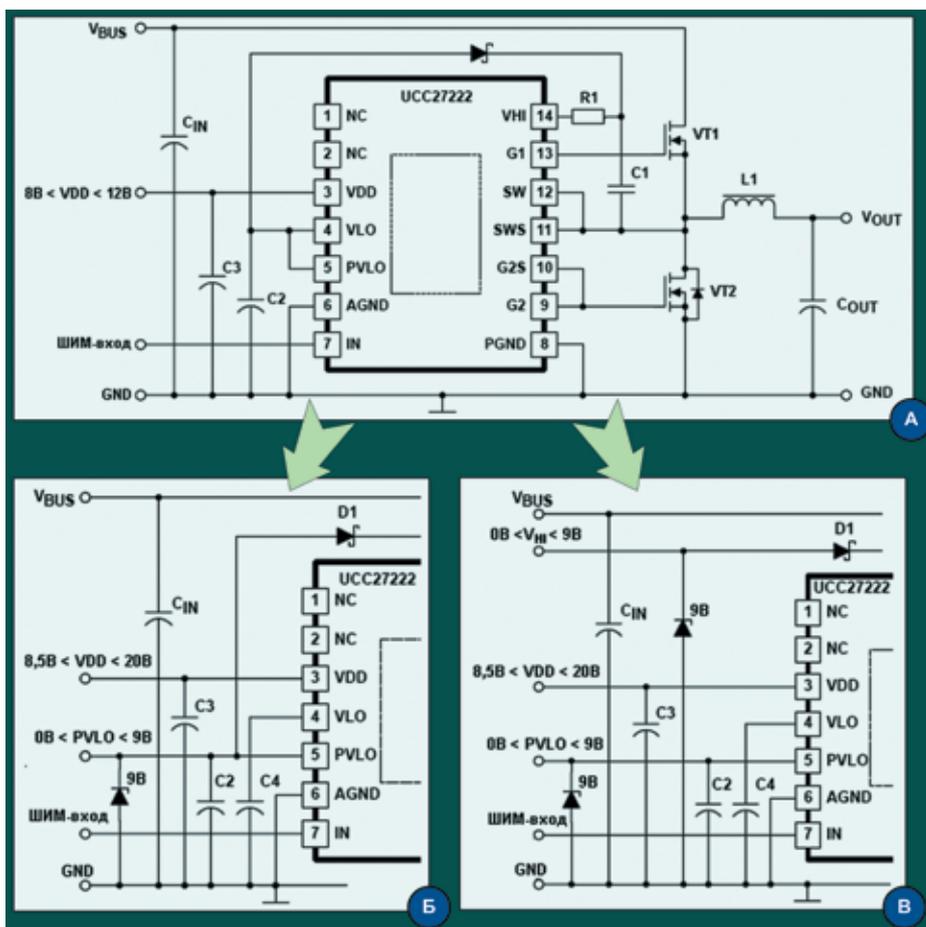


Рис. 3. Преобразование схемы включения драйвера UCC27222 (а) для управления затворами одним общим напряжением (б) и двумя разными напряжениями (в)

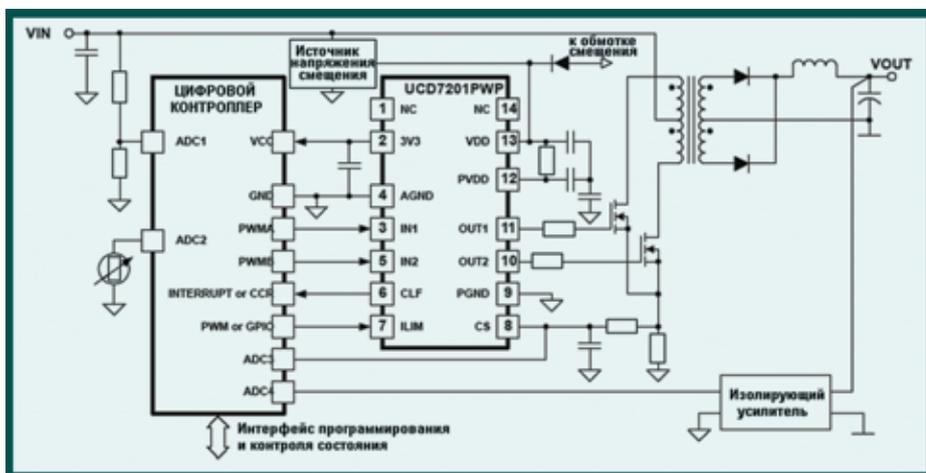


Рис. 4. Типовая схема включения драйвера UCD7201 в составе двухтактного изолированного преобразователя

(рис. 4) связан с выводом питания логической части драйвера VDD через фильтр нижних частот (ФНЧ). Таким образом, добиться управления затвором, требуемым напряжением, можно либо путем замены ФНЧ на линейный стабилизатор напряжения, либо путем соответствующего расчета коли-

чества витков обмотки смещения. Помимо драйвера UCD7201, в состав семейства UCD7K входят еще два представителя: UCD7100 (предназначен для построения однотактных изолированных преобразователей с цифровым управлением) и UCD7230 (контроллер импульсного понижающего стаби-

лизатора напряжения с синхронным выпрямлением).

Таким образом, одним из способов улучшения КПД преобразования является поиск оптимального для заданных условий напряжения (напряжений) управления затворами МОП-транзисторов. Если вспомнить историю развития преобразователей с синхронными выпрямителями, которые стали более экономичной альтернативой диодам Шоттки и со временем дополнялись интеллектуальной логикой управления, позволявшей свети до минимума потери на фазе выпрямления, то можно с высокой вероятностью предположить, что в скором будущем появятся высокоинтегрированные ИС импульсных стабилизаторов напряжения/драйверов со встроенной логикой адаптивного управления напряжениями на затворах. А сейчас, если вопрос улучшения КПД преобразования стоит очень остро, ничего не остается, кроме как самостоятельно принимать решение о целесообразности изменения напряжения управления затворами и реализовывать, допускающие такие изменения, схемные решения.

Список литературы

1. Mappus, Steve «Optimizing MOSFET Characteristics by Adjusting Gate Drive Amplitude» //Application Report, Texas Instruments, Lit. num. SLUA341, 2005
2. Varying UCC27221 and UCC27222 Gate Drive Voltage by Overriding the VLO Regulator// Application Report, Texas Instruments, Lit. num. SLUA292, 2003
3. UCD7201: Digital Control Compatible Dual Low-Side ±4 Amp MOSFET Drivers with Programmable Common Current Sense//DataSheet, Texas Instruments, Lit. num. SLUS645C, 2007.

Получение технической информации, заказ образцов, поставка — e-mail: analog.vesti@compel.ru